

MH 74S571 BIPOLÁRNÍ ELEKTRICKY PROGRAMOVATELNÁ PAMĚŤ 512×4 BITY

BIPOLEARNI PROGRAMOVATELNÁ PAMĚŤ 512×4 • BIPOLAR PROM 512×4 • BIPOLEARN PROGRAMMIERBARE PROM 512×4

Rychlá bipolární elektricky programovatelná paměť PROM s kapacitou 2048 bitů.

Organizace 512 slov po čtyřech bitech.

Oblast použití pro paměti konstant, generátory logických funkcí.

Vstupy opatřeny omezovacími diodami.

Výstupy třístavové.

Stupeň integrace: IO 4

Pouzdro: K 404

Plastové pouzdro s 2x osmi vývody ve dvou řadách podle NT-4305.

Vývody stříbrné, chráněné.

Hmotnost: max. 2 g.

Součástky se upřesňují pájením do plošného spoje nebo uložení do obřinků.

Na vývod 08 se připojuje záporný pól, na vývod 16 kladný pól napájecího zdroje (U_{CC}).



Zapojení vývodů
(podle obrázku)

$A_0 \dots A_7$ - vstupy adresy

$Y_0 \dots Y_3$ - vstupy výstupu

$G_1 \dots G_3$ - výstupy

Mezní hodnoty:

		min.	max.	
Napájecí napětí ¹⁾ U_{CC}	U_{CC}	0	+7,5	V
Výstupní napětí ²⁾ U_i	U_i	-0,5	+5,5	V
Výstupní proud ³⁾ I_i	$-I_i$		18	mA
Pracovní teplota okolí	θ_a	0	+70	°C
Skladovací teplota ⁴⁾ θ_{sk}	θ_{sk}	-55	+125	°C

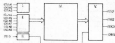
¹⁾ Všechna napětí se rozumějí vzhledem ke společnému bodu - vývodu 08.

²⁾ Znaménko - (minus) u hodnoty proudu znamená, že proud vytéká ven z vývodu.

³⁾ Uvedené hodnoty platí při provozu „čtení“ a „žetonování“. Při programování platí hodnoty uvedené v oblasti programování.

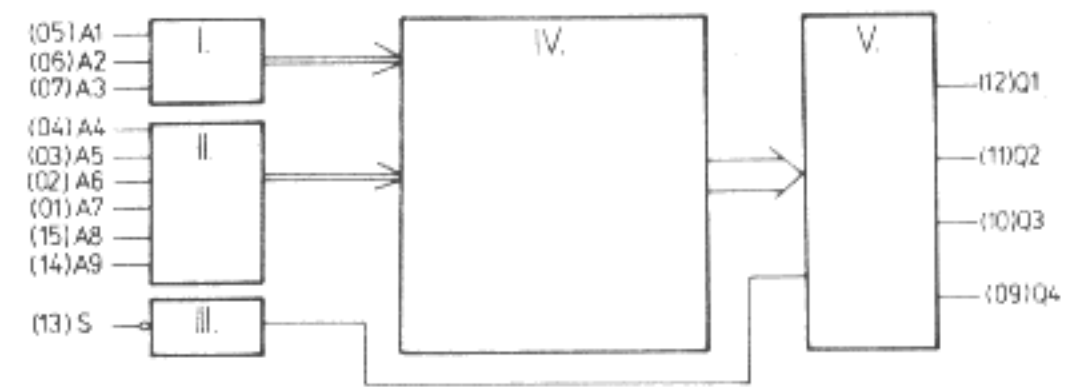
⁴⁾ Kritická hodnota v rozsahu technických požadavků. Podmínky dlouhodobého skladování definuje norma ČSN 35 5802.

Funkční blokové zapojení



FUNKČNÍ BLOKOVÉ ZAPOJENÍ

- I. Dekodér adresy pro určení čtveřice řádků (převodník tříbitového binárního kódu na kód 1 z osmi). Každý z osmi výstupů převodníku volí jednu čtveřici řádků paměťové matice.
- II. Dekodér adresy pro určení sloupce v paměťové matici (převodník šesti-bitového binárního kódu na kód 1 ze 64). Každý z 64 výstupů převodníků volí jeden ze sloupců paměťové matice.
- III. Obvod vnějšího ovládání. Signálem na vstupu S se blokuje přenos informace přes blok výstupních zesilovačů.
- IV. Paměťová matice — obsahuje 2048 paměťových buněk organizovaných ve 32 řádcích a 64 sloupcích.
- V. Blok výstupních zesilovačů — zprostředkovává přenos informace uložené v adresovaném slově matice na výstupy paměti. Tento přenos lze blokovat (výstupy paměti uvést do stavu vysoké impedance) pomocí vstupu S.



MEZNÍ HODNOTY:

	min.-max.		
U_{CC}	0	+7,0	V
U_I	-0,5	+5,5	V
$-I_I$		18	mA
ϑ_a	0	+70	°C
ϑ_{stg}	-55	+155	°C

PŘEDBĚŽNÉ ÚDAJE: STATICKÉ HODNOTY:

- Výstupní napětí — úroveň H
 $U_{CC} = 4,75 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OH} = -6,5 \text{ mA}$
- Výstupní napětí — úroveň L
 $U_{CC} = 4,75 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OL} = 16 \text{ mA}$
- Vstupní proud — úroveň H
 $U_{CC} = 5,25 \text{ V}, U_{IH} = 5,5 \text{ V}, U_{IL} = 0 \text{ V}$
 $U_{CC} = 5,25 \text{ V}, U_{IH} = 2,7 \text{ V}, U_{IL} = 0 \text{ V}$
- Vstupní záchytné napětí
 $U_{CC} = 4,75 \text{ V}, I_{IL} = -18 \text{ mA}$
- Výstupní proud zkratový
 $U_{CC} = 5,25 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{IL} = 0,8 \text{ V}$
- Výstupní proud ve stavu vysoké impedance
 $U_{CC} = 5,25 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{OZH} = 2,4 \text{ V}, U_{IL} = 0,8 \text{ V}$
 $U_{CC} = 5,25 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{OZL} = 0,5 \text{ V}, U_{IL} = 0,8 \text{ V}$
- Odběr ze zdroje
 $U_{CC} = 5,25 \text{ V}, U_{IL} = 0 \text{ V}, U_{IH} = 4,5 \text{ V}$

U_{OH}	$\cong 2,4$	V
U_{OL}	$\cong 0,5$	V
I_{IH}	$\cong 1$	mA
I_{IH}	$\cong 25$	μA
$-U_D$	$\cong 1,2$	V
$-I_{OS}$	30 ... 100	mA
I_{OZH}	$\cong 50$	μA
$-I_{OZL}$	$\cong 50$	μA
I_{CC}	$\cong 150$	mA

DYNAMICKÉ HODNOTY: ($U_{CC} = 5 \text{ V}$)

Doba výběru	t_{AVQV}	$\cong 65$	ns
Doba vybavení	t_{SLQV}	$\cong 30$	ns
Doba zablokování	t_{SHQZ}	$\cong 30$	ns

DOPORUČENÉ PRACOVNÍ PODMÍNKY:
(platí pro provoz ČTENÍ, BLOKOVÁNÍ)

U_{CC}	$4,75 \cong U_{CC} \cong 5,25$	V
U_{IL}	$-0,5 \cong U_{IL} \cong +0,8$	V
U_{IH}	$+2,0 \cong U_{IH} \cong +5,5$	V
I_{OL}	$\cong 16$	mA
$-I_{OH}$	$\cong 6,5$	mA
ϑ_a	$0 \cong \vartheta_a \cong +70$	°C

DOPORUČENÉ PODMÍNKY PRO PROGRAMOVÁNÍ:

Integrované obvody MH74S571 se elektricky programují v předepsaném doporučeném zapojení a při předepsaných doporučených pracovních podmínkách, které jsou součástí úplného katalogového listu. Pokud zákazník hodlá objednat již ve výrobním podniku

naprogramované paměti MH74S571, musí spolu s objednávkou předložit tabulku nebo děrnou pásku se zadáním obsahu. Způsob tvorby tabulky nebo děrné pásky si může zákazník vyžádat v odbytovém oddělení výrobního podniku.

FUNKČNÍ TABULKA:

Funkce	PAMĚŤ NENAPROGRAMOVANÁ		PAMĚŤ NAPROGRAMOVANÁ	
	Stav na vstupu S	Stav na výstupech $Q_1 \dots Q_4$ v adresovaném slově	Stav na vstupu S	Stav na výstupech $Q_1 \dots Q_4$ v adresovaném slově
Čtení	L	L	L	V
Blokování	H	vysoká impedance	H	vysoká impedance

POZNÁMKY:

1. Stav V znamená úroveň H nebo L, pro každý výstup je určen požadavkem na obsah adresovaného slova naprogramované paměti.
2. Stav H na libovolném výstupu ČTENÍ odpovídá parametr U_{OH} , stavu L parametr U_{OL} .
3. Stav vysoké impedance na výstupech Q_1 až Q_4 při provozu BLOKOVÁNÍ charakterizují parametry I_{OZH} a I_{OZL} .